

胚胎电子阵列建模研究

孟繁卿, 蔡金燕, 孟亚峰, 朱 赛

(军械工程学院 电子与光学工程系, 河北 石家庄 050003)

摘 要: 为了开发适用于仿生自修复的电子设计自动化工具, 本文借鉴可编程逻辑器件建模的方法, 对胚胎电子阵列进行了建模. 通过对构成胚胎电子阵列的胚胎电子细胞及细胞间连接关系的建模, 形成了胚胎电子阵列的描述文件, 为仿生自修复电子设计自动化工具的开发及应用奠定了基础.

关键词: 仿生自修复; 胚胎电子阵列; 电子设计自动化; 建模

中图分类号: TP302.7

文献标识码: A

文章编号: 1000-7180(2017)09-0048-05

Research on Embryonic Array Modelling

MENG Fan-qing, CAI Jin-yan, MENG Ya-feng, ZHU Sai

(Department of Electronic and Optical Engineering, Ordnance Engineering College, Shijiazhuang 050003, China)

Abstract: To develop the Electronic Design Automation tool for bionic self-healing, the model for embryonic array is designed by referencing the modelling method of the Programmable Logic Device. After modelling the embryonic cell and the connection among the cells, the description file of embryonic array is built, and it offers the foundation to the development and the application for the Electronic Design Automation tool.

Key words: self-healing; embryonic array; electronic design automation; modelling

1 引言

伴随着数字电路, 尤其是数字集成电路的大规模应用, 故障后难以实时修复的难题, 尤其是电路故障后的修复问题越来越突出^[1], 为了解决故障修复难题, 国内外的学者提出了多种多样的故障修复方法, 其中仿生自修复的出现为数字电路故障修复开辟了又一条新的道路.

仿生自修复按照硬件基础的不同可以分为基于演化硬件的仿生自修复和基于胚胎硬件的仿生自修复^[2], 下面主要对基于胚胎硬件的仿生自修复策略进行研究. 基于胚胎硬件的仿生自修复策略是将生物体的自修复原理与数字电路硬件平台相结合而产生的, 自然界中的生物体普遍能够对自身损伤的细胞或组织进行修复, 从而维持生物体的正常生命活动, 将这一生物学原理应用到数字电路故障修复中, 可以很好的解决数字电路故障修复的难题, 提高了

数字电路故障修复的准确性和可靠性.

仿生自修复的研究, 国内外学者取得了丰富的成果, 设计了多种胚胎电子细胞结构和胚胎电子阵列结构^[3-4], 提出了细胞移除和行(列)移除等具体的自修复方法^[5], 在实验过程中主要采用小规模电路, 并且缺少面向基于胚胎硬件的仿生自修复的 EDA (Electronic Design Automation) 工具, 而这限制了仿生自修复在大规模集成电路中的应用, 因此设计面向基于胚胎硬件的仿生自修复的 EDA 工具具有重大的工程 and 实际意义.

2 胚胎阵列结构及 EDA 软件

2.1 胚胎电子细胞结构和阵列结构

随着基于胚胎硬件的仿生自修复研究的深入, 提出了多种多样的细胞结构和胚胎阵列结构, 例如: 二维胚胎阵列、三维胚胎阵列、基于总线的胚胎电子阵列、中心-边缘结构胚胎阵列. 本文采用研究相对

成熟的二维胚胎电子阵列,并设计了相应的胚胎细胞结构。

胚胎电子阵列结构如图 1 所示,胚胎阵列主要由开关盒与布线通道组成,实现信号在整个阵列的传输。胚胎电子细胞结构如图 2 所示,胚胎电子细胞由功能模块、基因存储模块、故障检测模块、控制模块以及输入输出端口组成。其中功能模块主要实现胚胎细胞的电路功能,基因存储模块用来存储细胞的基因,并与功能模块构成双模冗余,检测模块根据基因存储模块和功能模块的输出信息判断电路是否存在故障,并输出故障信号到控制模块,控制模块根据检测模块检测到的故障信息,控制细胞的输出。

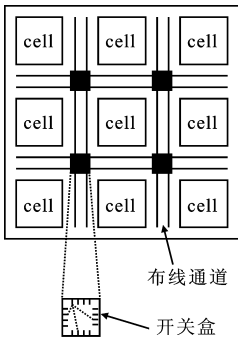


图 1 胚胎阵列结构示意图

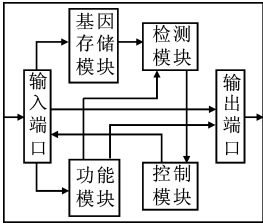


图 2 胚胎细胞结构示意图

2.2 胚胎电子阵列设计 EDA 软件

胚胎电子阵列设计的 EDA 软件可以分为四大部分,如图 3 所示,分别为设计对象描述、设计对象综合、设计对象映射和设计对象加载,这四个部分构成了胚胎电子阵列设计的完成流程。

设计对象描述,包括目标电路描述和胚胎电子阵列描述。目标电路描述采用硬件描述语言 Verilog HDL (Hardware Definition Language) 或 VHDL (Very High Speed Integrated Circuits Hardware Definition Language) 描述目标电路的方法。胚胎电子阵列描述,需要通过可扩展标记语言 XML (Extensive Markup Language) 对胚胎电子阵列进行建模,得到胚胎电子阵列的描述文件,从而使得整个设

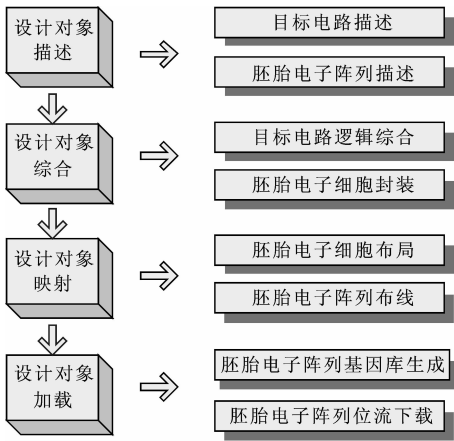


图 3 胚胎电子阵列设计的 EDA 软件

计可以独立于具体的硬件平台,并与目标电路描述文件一起构成 EDA 软件的输入文件。

设计对象综合主要完成对目标电路的逻辑综合,并对胚胎电子细胞进行封装。设计对象映射主要是对胚胎电子细胞进行布局,对胚胎电子阵列进行布线。设计对象加载主要生成胚胎电子阵列的基因库,并产生可下载的位流文件,为胚胎电子阵列的硬件平台提供配置信息。本文主要研究 EDA 软件的设计对象描述,完成对胚胎电子阵列的建模,形成胚胎电子阵列的描述文件。

3 胚胎电子阵列建模

3.1 XML 语言

可扩展标记语言 XML 是一种定义数据结构,进行数据描述和存储的国际标准。其主要特点有,独立于具体的软硬件平台,并且与具体的应用程序无关,这大大提高了 XML 的灵活性和复用性,使得 XML 可以在不同的应用平台、不同的应用程序之间进行数据交换。用户也可以根据自己的需要定义某一研究领域的数据结构标准,用于特定领域的数据存储和数据交换,正是由于其数据定义的灵活性和优良的跨平台性,XML 的应用范围越来越广,鉴于 XML 语言的优良特性,本文也采用 XML 作为胚胎电子阵列建模的描述语言。

3.2 胚胎电子细胞及阵列建模

3.2.1 功能模块描述

胚胎电子细胞功能模块结构如图 4 所示,功能模块主要组成为 6 输入 1 输出的查找表结构 LUT (Look Up Table) 和触发器 FF (Flip-Flop),其中 6 输入 1 输出的查找表结构可以实现任意 6 位二进制函数功能。触发器可以使功能模块产生组合逻辑或

时序逻辑输出。

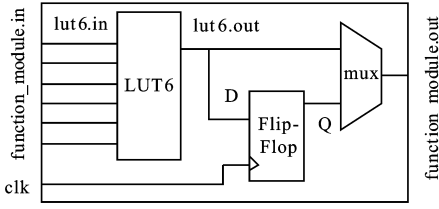


图4 胚胎电子细胞功能模块结构示意图

功能模块的 XML 结构描述如下:

```
<! -- Describe the function module -->
<pb_type name="function_module" num_pb="1">
  <input name="in" num_pins="6"/>
  <output name="out" num_pins="1"/>
  <clock name="clk" num_pins="1"/>
  <pb_type name="lut6" blif_model=". names" num_
pb="1" class="lut">
    <input name="in" num_pins="6" port_class="lut_
in"/>
    <output name="out" num_pins="1" port_class="lut_
out"/>
  <interconnect>
    <direct name="function_lut" input="function_mod-
ule, in[5:0]" output="lut6, in[5:0]">
      <! -- give hints to the packer on what blocks to keep
together -->
      <pack_pattern name="function_module" in_port="
function_module, in" out_port="lut6, in"/>
    </direct>
  </interconnect>
</pb_type>
<pb_type name="ff" blif_model=". latch" num_pb
="1" class="flipflop">
  <input name="D" num_pins="1" port_class="D"/>
  <output name="Q" num_pins="1" port_class="
Q"/>
  <clock name="clk" num_pins="1" port_class="
clock"/>
</pb_type>
<interconnect>
  <direct name="lut_ff" input="lut6, out" output="
ff, D">
    <pack_pattern name="function_module" in_port="
lut6, out" out_port="ff, D"/>
  </direct>
  <direct name="clk_clk" input="function_module,
clk" output="ff, clk"/>
  <mux name="ff_or_lut_out" input="ff, Q lut6, out"
```

```
output="function_module, out"/>
```

```
</interconnect>
```

```
</pb_type>
```

```
<! -- the end of basic function module description -->
```

3.2.2 基因存储模块描述

胚胎电子细胞的基因存储模块结构如图5所示,基因存储模块为6位地址线,64位数据线组成的单端口存储器,可以根据基因长度修改地址线的位数和数据线的位数,从而改变基因存储模块存储基因的位数。

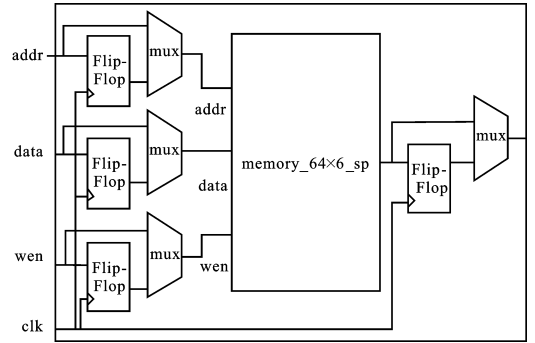


图5 胚胎电子细胞基因存储模块结构示意图

根据基因存储模块的结构给出基因存储模块的部分 XML 结构描述代码如下:

```
<! -- Describe gene storage module -->
<pb_type name="gene_storage_module" height="
1">
  <input name="addr" num_pins="6"/>
  <input name="data" num_pins="64"/>
  <input name="we" num_pins="1"/>
  <output name="out" num_pins="1"/>
  <clock name="clk" num_pins="1"/>
  <mode name="memory_64x6_sp">
    <pb_type name="memory_64x6_sp" blif_model=".
subckt single_port_ram" class="memory" num_pb="1">
      <input name="addr" num_pins="6" port_class="ad-
dress"/>
      <input name="data" num_pins="64" port_class="
data_in"/>
      <input name="we" num_pins="1" port_class="write_
en"/>
      <output name="out" num_pins="1" port_class="da-
ta_out"/>
      <clock name="clk" num_pins="1" port_class="
clock"/>
    </pb_type>
  </mode>
  <interconnect>
```

```

<direct name="address_" input="gene_storage_mod-
ule, addr[6:0]" output="memory_64x6_sp. addr">
</direct>
<direct name="data_" input="gene_storage_module.
data[63:0]" output="memory_64x6_sp. data">
</direct>
<direct name="written_" input="gene_storage_mod-
ule, we1" output="memory_64x6_sp. we">
</direct>
<direct name="dataout_" input="memory_64x6_sp.
out" output="gene_storage_module. out">
</direct>
<direct name="clk_" input="gene_storage_module.
clk" output="memory_64x6_sp. clk">
</direct>
</interconnect>
</mode>
</pb_type>
<!-- the end of gene storage module description -->
-->

```

3.2.3 故障检测模块描述

胚胎电子细胞的故障检测模块结构如图6所示,其主要结构为双模冗余设计,经过异或运算,可以判断输出是否正常,当检测模块输出为1时表示功能模块存在故障,当检测模块输出为0时表示功能模块正常.同时,检测模块的还需输出状态信号给控制模块控制细胞输出.

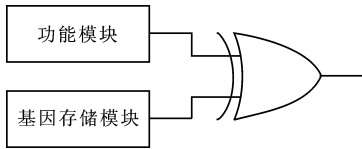


图6 胚胎电子细胞故障检测模块结构示意图

胚胎细胞故障检测模块的XML结构描述代码如下所示:

```

<!-- Describe detection module -->
<pb_type name="detection_module" blif_model="names" num_pb="1">
<input name="in" num_pins="2"/>
<output name="out" num_pins="1"/>
<pb_type name="xor" num_pb="1">
<input name="in" num_pins="2"/>
<output name="out" num_pins="1"/>
</pb_type>
<interconnect>
<direct name="in_" input="detection_module. in[1:0]" output="xor. in[1:0]">

```

```

</direct>

```

```

<direct name="out_" input="xor. out" output="detection_module. out">
</direct>
</interconnect>
</pb_type>
<!-- the end of detection module description -->

```

3.2.4 控制模块描述

胚胎电子细胞的控制模块结构如图7所示,其主要功能为接收故障检测模块检测到的细胞状态信息,当细胞状态信息为0时,此时细胞无故障,控制模块控制功能模块正常输出.当细胞状态信息为1时,此时细胞处于故障状态, T_1 为高阻态,阻止故障后的功能模块将错误信息输出到胚胎细胞外, T_0 正常工作,并将胚胎细胞的输入直接输出,从而将故障细胞置于透明状态,完成故障细胞的移除.

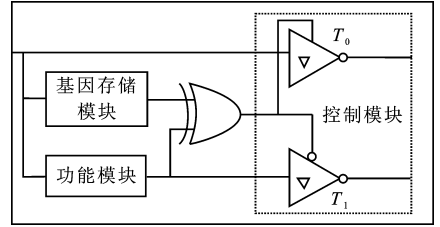


图7 胚胎细胞控制模块结构示意图

胚胎电子细胞控制模块的XML结构描述代码如下所示:

```

<!-- Describe control module -->
<pb_type name="control_module" num_pb="1">
<input name="in" num_pins="3"/>
<output name="out" num_pins="2"/>
<mode name="triple_gate">
<pb_type name="triple_gate" class="gate" num_pb="2">
<input name="in" num_pins="1"/>
<input name="En" num_pins="1"/>
<output name="out" num_pins="1"/>
</pb_type>
<interconnect>
<direct name="T0_in" input="control_module. in[0]" output="triple_gate[0]. in">
</direct>
<direct name="T0_En" input="control_module. in[1]" output="triple_gate[0]. En">
</direct>
<direct name="T0_out" input="triple_gate[0]. out" output="control_module. out[0]">
</direct>

```

```
<direct name=" T1_in" input="control_module. in
[2]" output="triple_gate[1]. in">
</direct>
<direct name=" T1_En" input="control_module. in
[1]" output="triple_gate[1]. En">
</direct>
<direct name=" T1_out" input="triple_gate[1]. out "
output=" control_module. out[1]">
</direct>
</interconnect>
</mode>
</pb_type>
<! -- the end of control module description -->
```

3.2.5 胚胎电子阵列描述

胚胎电子阵列描述借鉴成熟的可编程逻辑器件FPGA(Field Programmable Gate Array)的阵列结构^[6],阵列规模根据目标电路大小自动确定,开关盒连通度 fs 为 3,开关盒类型为多路选择器,布线通道采用线长为 4 的单向连接线.

```
<! -- Describe control module -->
<layout auto="1.0"/>
<device>
<switch_block fs="3"/>
</device>
<switchlist>
<switch type="mux" />
</switchlist>
<segmentlist>
<segment length="4" type="unidir">
</segment>
</segmentlist>
<! -- the end of embryonic array description -->
```

4 结束语

基于胚胎硬件的仿生自修复是数字电路故障修复的一个新的研究方向,而数字集成电路以及大规模数字集成电路的仿生自修复设计离不开电子设计自动化 EDA 工具,开发和研究面向基于胚胎硬件的仿生自修复的 EDA 工具是将理论研究成果工程化的必经之路.

本文简要介绍了胚胎型仿生自修复的发展,设计了胚胎电子细胞的结构,并介绍了胚胎电子阵列

的结构,最后通过可扩展标记语言 XML 对胚胎电子细胞的各个模块进行了描述建模,胚胎电子细胞的各个模块和胚胎电子阵列的布局布线信息一起构成了完整的胚胎电子阵列模型描述文件,胚胎电子阵列描述文件和目标电路描述文件一起为 EDA 软件提供输入文件,胚胎电子阵列模型的建立为后续的基于胚胎硬件的仿生自修复的 EDA 工具的开发奠定了基础.

参考文献:

[1] 王涛 蔡金燕, 孟亚峰. 一种基于 LUT 和二模冗余的胚胎数字电路故障检测方法[J]. 微电子学与计算机, 2016,33(7): 102-105.

[2] 张峻宾 蔡金燕. 故障诊断与硬件演化的一体化设计[J]. 微电子学与计算机, 2014,31(2): 94-97.

[3] Kim S, Chu H, Yang I. A hierarchical self-repairing architecture for fast fault recovery of digital systems inspired from paralogous gene regulatory[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2012, 20 (12): 2315-2328.

[4] Kumar G, V Srivalli A. A novel structure of embryonics electronic cell array[C]//Proc. of 2015 International Conference on Signal Processing And Communication Engineering Systems (SPACES). Jaipur, Rajasthan, India,2015: 5-9.

[5] Zhang Z, Wang Y R. Method to reliability improvement of chip self-healing hardware by array layout reformation[J]. Acta Aeronautica Et Astronautica Sinica, 2014, 35 (12): 3392-3402.

[6] Luu J Goeders, Wainberg M, Somerville A, et al. VTR 7.0: next generation architecture and cad system for FPGAs[J]. ACM TRETs, 2014,7(2): 1-30.

作者简介:

孟繁卿 男,(1994-), 硕士研究生. 研究方向为数字电路仿生自修复. E-mail: maoximengruizhi@126.com.

蔡金燕 女,(1961-), 教授, 博士生导师. 研究方向为装备故障诊断、可靠性理论、数字电路仿生自修复.

孟亚峰 男,(1970-), 副教授, 硕士生导师. 研究方向为装备故障诊断、可靠性理论.

朱 赛 男,(1987-), 博士, 讲师. 研究方向为装备状态监测、数字电路仿生自修复.